66343-US
YF/mh.

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:	２００２年１０月２１日
出願番号 Application Number:	特願２００２－３０６０１８
[ST. 10/C] :	［ＪＰ２００２－３０６０１８］
出願人 Applicant(s):	株式会社デンソー

２００３年　７月２８日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫

出証番号　出証特２００３－３０５９７０４

【書類名】　特許願
【整理番号】　N020603
【提出日】　平成14年10月21日
【あて先】　特許庁長官殿
【国際特許分類】　H01L 23/12
　H03K 17/00
【発明者】
　【住所又は居所】　愛知県刈谷市昭和町１丁目１番地　株式会社デンソー内
　【氏名】　山田　雅央
【発明者】
　【住所又は居所】　愛知県刈谷市昭和町１丁目１番地　株式会社デンソー内
　【氏名】　杉浦　純二
【特許出願人】
　【識別番号】　000004260
　【氏名又は名称】　株式会社デンソー
【代理人】
　【識別番号】　100071135
　【住所又は居所】　名古屋市中区栄四丁目６番１５号　名古屋あおば生命ビル
　【弁理士】
　【氏名又は名称】　佐藤　強
　【電話番号】　052-251-2707
【手数料の表示】
　【予納台帳番号】　008925
　【納付金額】　21,000円
【提出物件の目録】
　【物件名】　明細書　1
　【物件名】　図面　1
　【物件名】　要約書　1

【包括委任状番号】　9200169

【プルーフの要否】　　要

【書類名】　明細書
【発明の名称】　半導体集積回路装置
【特許請求の範囲】

【請求項１】　リードフレーム上に複数のチップがマウントされ樹脂封止された半導体集積回路装置において、

ソースまたはエミッタが高電位側の電源供給用リードに接続されドレインまたはコレクタが外部負荷に対する高電位側の出力用リードに接続されたＰチャネル型またはＰＮＰ形のトランジスタと、カソードが前記高電位側の出力用リードに接続されアノードが前記外部負荷に対する低電位側の出力用リードに接続された還流用のダイオードとを備え、これらトランジスタとダイオードの各チップが一つのアイランドにマウントされていることを特徴とする半導体集積回路装置。

【請求項２】　前記トランジスタとダイオードのチップがマウントされるアイランドにディプレス加工が施され、そのアイランドの反チップマウント面がパッケージの表面に露出していることを特徴とする請求項１記載の半導体集積回路装置。

【請求項３】　前記リードフレームは異形断面条材からなり、その肉厚部に前記トランジスタとダイオードのチップがマウントされるアイランドが形成されており、そのアイランドの反チップマウント面がパッケージの表面に露出していることを特徴とする請求項１記載の半導体集積回路装置。

【請求項４】　前記リードフレームのうち前記トランジスタとダイオードのチップがマウントされるアイランド部に対し熱伝導率の高い板部材が一体化されており、その板部材の反リードフレーム面がパッケージの表面に露出していることを特徴とする請求項１記載の半導体集積回路装置。

【請求項５】　前記アイランドの露出面と接するように放熱板が取り付けられていることを特徴とする請求項２ないし４の何れかに記載の半導体集積回路装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、リードフレーム上に複数のチップをマウントして構成される半導体集積回路装置に関する。

【０００２】

【従来の技術】

例えばＭＯＳＦＥＴの場合、Ｐチャネル型ＭＯＳＦＥＴとＮチャネル型ＭＯＳＦＥＴとを比較すると、Ｎチャネル型ＭＯＳＦＥＴの方がオン抵抗が低い特徴を有しているため、大きい電流を流す必要がある用途例えばモータ負荷を駆動するような場合には、好んでＮチャネル型ＭＯＳＦＥＴが用いられる。特許文献１には、Ｎチャネル型ＭＯＳＦＥＴを用いたハイサイドスイッチが開示されている。

【特許文献１】

特開２０００－３０７３９７号公報

【０００３】

【発明が解決しようとする課題】

図８および図９は、モータ駆動用ＩＣの内部のチップ配置および電気的構成を示している。これらの図において、モールドされたＩＣ１は、電源用のリード２、３、制御信号入力用のリード４およびモータ接続用のリード５、６を備えている。そして、リードフレーム上には、リード２と５との間にドレイン・ソース間が接続されたＮチャネル型ＭＯＳＦＥＴ７、リード５と６との間にカソード・アノード間が接続されたファーストリカバリータイプのダイオード８、制御信号に基づいてＭＯＳＦＥＴ７のゲート駆動信号を生成する駆動用ＩＣ９、およびコンデンサ１０、１１、１２、１３がマウントされている。

【０００４】

ここで、ＭＯＳＦＥＴ７とダイオード８は、それぞれ基板の下面側がドレインとカソードであるため、電位の関係上ＭＯＳＦＥＴ７とダイオード８は同一のアイランドにマウントすることができず、図８に示すようにＭＯＳＦＥＴ７、ダイオード８、駆動用ＩＣ９は、それぞれ分離された異なるアイランド１４、１５、１６にマウントされている。

【０００５】

ＭＯＳＦＥＴ７とダイオード８は電流が流れることにより発熱するが、その発

熱量はモータ定数、ＰＷＭのデューティ比などによって変化する。このため、ＭＯＳＦＥＴ７、ダイオード８のそれぞれについて発生した熱がアイランド１４、１５からインナリード、アウタリードを通して放熱するために十分なアイランドサイズおよびリードサイズが必要となり、ＩＣ１のパッケージ１７の小型化が困難であった。

【０００６】

また、アイランド１４、１５の反チップ搭載面をパッケージ１７の下面側表面に露出させ、放熱板を取り付ける場合においても、電位の異なるアイランド１４、１５が入り組んだ構造となっているため絶縁を図ることが難しく、必ず絶縁シートを介在させる必要があった。その結果、熱抵抗が増加し、冷却性能が低下するという不都合があった。

【０００７】

本発明は上記事情に鑑みてなされたもので、その目的は、小型化および冷却性能の向上を図った半導体集積回路装置を提供することにある。

【０００８】

【課題を解決するための手段】

請求項１に記載した手段によれば、トランジスタとダイオードはいわゆるハイサイドスイッチを構成し、トランジスタのドレインとダイオードのカソードは同電位となる。一方、トランジスタのチップの基板下面側はドレインまたはコレクタとされ、ダイオードのチップの基板下面側はカソードとされるため、トランジスタとダイオードの各チップを一つのアイランドにマウントすることにより、トランジスタのドレインまたはコレクタとダイオードのカソードとの接続がなされる。

【０００９】

トランジスタとダイオードのチップを同一のアイランドにマウントすると、トランジスタとダイオードを異なるアイランドにマウントした場合に比べ、トランジスタとダイオードそれぞれについて放熱に寄与する実効的なアイランドサイズおよびリードサイズが増加して放熱効率が高まる。その結果、全体としてのアイランドサイズを低減することができ、パッケージを小型化できる。

【００１０】

請求項２に記載した手段によれば、発熱量の多いトランジスタとダイオードのチップがマウントされるアイランドにディプレス加工が施され、そのアイランドの反チップマウント面がパッケージの表面（下面側）に露出しているので、放熱効率をより高められる。

【００１１】

請求項３に記載した手段によれば、異形断面条材の肉厚部にトランジスタとダイオードのチップがマウントされるアイランドが形成され、そのアイランドの反チップマウント面がパッケージの表面（下面側）に露出しているので、放熱効率をより高められる。

【００１２】

請求項４に記載した手段によれば、リードフレームのうちトランジスタとダイオードのチップがマウントされるアイランド部と熱伝導率の高い板部材（放熱部材）とが潰し加工、かしめ加工等により一体化され、その板部材の反リードフレーム面がパッケージの表面に露出しているので、放熱効率をより高められる。

【００１３】

請求項５に記載した手段によれば、アイランドの露出面と接するように放熱板が取り付けられているのでさらに放熱効率を高められ、車載電子機器など周囲温度の高い環境の下で使用される場合にも動作可能となる。

【００１４】

【発明の実施の形態】

（第１の実施形態）

以下、本発明の第１の実施形態について図１ないし図５を参照しながら説明する。

図５は、半導体集積回路装置（ＩＣ）の電気的構成とともに当該ＩＣの実際の使用態様を示している。ＩＣ２１は、例えば車両に搭載されたモータ２２を駆動するために用いられ、高電位側の電源用のリード２３にはヒューズ２４を介してバッテリ２５の正極端子が接続され、低電位側の電源用のリード２６にはバッテリ２５の負極端子が接続されるようになっている。また、制御信号入力用のリー

ド２７にはＥＣＵ(Electronic Control Unit) ３０の制御信号出力端子が接続され、高電位側および低電位側の出力用のリード２８、２９にはモータ２２の正側端子および負側端子が接続されるようになっている。リード２６と２９はＩＣ２１内部において接続されている。

【００１５】

ＩＣ２１は、トランジスタであるＰチャネル型ＭＯＳＦＥＴのベアチップ（以下、ＭＯＳＦＥＴ３１と称す）、ファーストリカバリーダイオードのベアチップ（以下、ダイオード３２と称す）、制御信号に基づいてＭＯＳＦＥＴ３１のゲート駆動信号を出力する駆動用ＩＣのベアチップ（以下、駆動用ＩＣ３３と称す）およびチップタイプのコンデンサ３４、３５、３６から構成されている。ダイオード３２は電流還流用で、コンデンサ３４、３５、３６はノイズを除去するためのフィルタ用である。Ｐチャネル型のＭＯＳＦＥＴ３１を用いているため、チャージポンプ回路およびこれに用いるコンデンサは不要となっている。

【００１６】

ＭＯＳＦＥＴ３１のソースとドレインはそれぞれリード２３と２８に接続されており、ダイオード３２のカソードとアノードはそれぞれリード２８と２９に接続されている。駆動用ＩＣ３３は高電位側と低電位側の電源用パッド、制御信号入力用パッド、電圧検出信号入力用パッド、駆動信号出力用パッドを備えており、これらの各パッドはそれぞれリード２３と２６、リード２７、リード２８、ＭＯＳＦＥＴ３１のゲートに接続されている。コンデンサ３４、３５、３６は、それぞれリード２７と２６との間、ＭＯＳＦＥＴ３１のゲートとリード２６との間、リード２８と２９との間に接続されている。

【００１７】

図１および図２は、組立工程においてチップをマウントしワイヤボンディングを行った後のリードフレームの上面図および図１に示す矢印Ａ方向から見た側面図である。図１および図２に示された二点鎖線は、封止工程後のパッケージの外形線である。図３および図４は、樹脂封止された後の下面（裏面）図およびＩＣ２１に放熱板を取り付けた状態での側面図である。

【００１８】

これらの図において、リードフレーム３７の中央部には、ディプレス加工が施されたアイランド３８が形成されており、このアイランド３８の上面に上記ＭＯＳＦＥＴ３１とダイオード３２がマウントされている。ＭＯＳＦＥＴ３１、ダイオード３２の各チップの基板下面側はそれぞれドレイン、カソードとされている。また、図１において、アイランド３８の左下部の切欠部に隣接してアイランド３９が形成されており、このアイランド３９の上面には駆動用ＩＣ３３がマウントされている。アイランド３８からはリード２８が延びており、アイランド３９からは、リード２６と２９が互いに反対方向に延びている。なお、ＭＯＳＦＥＴ３１のソースとリード２３との間およびダイオード３２のアノードとリード２９との間にはモータ電流が流れるため、この間のワイヤボンディングには複数本のアルミ線が用いられている。

【００１９】

樹脂封止されたパッケージ４０の下面（裏面）には、図３に示すように上記アイランド３８の下面（反チップマウント面）が、上記パッケージ４０の下面と面一となるように露出している。パッケージ４０には、図４に示すように放熱板４１が取り付けられるようになっている。

【００２０】

次に、本実施形態の作用および効果について説明する。

ＥＣＵ３０からＩＣ２１に対し制御信号が与えられると、ＩＣ２１内の駆動用ＩＣ３３は制御信号に応じたＰＷＭ駆動信号を生成し、その駆動信号をＭＯＳＦＥＴ３１のゲートに出力する。この場合、駆動信号が０ＶになるとＭＯＳＦＥＴ３１がオンとなり、当該ＭＯＳＦＥＴ３１からリード２８を介してモータ２２に電流が流れる。そして、駆動信号が５ＶになるとＭＯＳＦＥＴ３１がオフに転じ、モータ２２に流れていた電流はダイオード３２に還流する。これにより、モータ２２には、実効的にＰＷＭのデューティ比に応じた大きさの電圧が印加される。

【００２１】

ＭＯＳＦＥＴ３１とダイオード３２に電流が流れると熱損失が発生し、チップ温度が上昇する。ＭＯＳＦＥＴ３１の熱損失（ドレイン損失）は、ＩＣ２１の出

力電流（モータ電流）が増大すると大きくなり、ダイオード３２の熱損失は、ＩＣ２１の出力電流とＰＷＭのデューティ比に依存して変化する。

【００２２】

本実施形態では、ＭＯＳＦＥＴ３１とダイオード３２はいわゆるハイサイドスイッチを構成しており、ＭＯＳＦＥＴ３１のドレインとダイオード３２のカソードは同電位となる。また、ＭＯＳＦＥＴ３１およびダイオード３２の各チップの基板下面側はそれぞれドレイン、カソードとなっているため、ＭＯＳＦＥＴ３１とダイオード３２の各チップを一つのアイランド３８にマウントすることが可能となる。

【００２３】

このようにＭＯＳＦＥＴ３１とダイオード３２のチップを同一のアイランド３８にマウントすると、従来構成のようにＭＯＳＦＥＴ３１とダイオード３２を異なるアイランドにマウントした場合（図８参照）に比べ、ＭＯＳＦＥＴ３１とダイオード３２それぞれについて放熱に寄与する実効的なアイランドサイズおよびリードサイズが増加するので放熱効率が高まる。その結果、全体としてのアイランドサイズを低減することができ、パッケージ４０を小型化できる。

【００２４】

また、アイランド３８をディプレス加工して、そのアイランド３８の反チップマウント面がパッケージ４０の下面に露出しているので、放熱効率をより高められる。さらに、パッケージ４０の下面側に放熱板４１を取り付けると、アイランド３８の露出面と放熱板４１とが接するので、さらに放熱効率を高められ、車載電子機器など周囲温度の高い環境の下でも動作可能となる。

【００２５】

（第２の実施形態）

次に、本発明の第２の実施形態について、樹脂封止されたＩＣの横断面図である図６を参照しながら説明する。

この図６に示すＩＣ４２は、上述したＩＣ２１と同様に図５に示す回路構成を備えており、そのリードフレーム４３の形状とチップの配置は、上方から見て図１とほぼ同様となっている。ただし、リードフレーム４３には、均一の厚みを持

つ材料に替えて異形断面条材が用いられている。この異形断面条材からなるリードフレーム４３は、図１に示す矢印Ａ方向に沿って肉厚部を有しており、その肉厚部にアイランド３８、３９が形成されている。リードフレーム４３の上面（チップ搭載面）は平坦とされている。

【００２６】

樹脂封止されたパッケージ４４の下面（裏面）には、リードフレーム４３の肉厚部の下面（反チップマウント面）が、当該パッケージ４４の下面と面一となるように露出している。この場合、電位の異なるアイランド３８、３９がともに露出しているため、パッケージ４４には絶縁シート４５を介して放熱板４１が取り付けられるようになっている。

【００２７】

本実施形態によっても、発熱するＭＯＳＦＥＴ３１とダイオード３２がマウントされたアイランド３８の反チップマウント面がパッケージ４４の下面に露出しているので、放熱効率を高められる。また、放熱板４１を取り付ければ、絶縁シート４５を介在させる必要があるものの、ＭＯＳＦＥＴ３１とダイオード３２がマウントされたアイランド３８を放熱板４１により直接的に冷却することができ、車載電子機器など周囲温度の高い環境の下でも動作可能となる。

【００２８】

（第３の実施形態）

次に、本発明の第３の実施形態について、樹脂封止されたＩＣの横断面図である図７を参照しながら説明する。

この図７に示すＩＣ４６も図５に示す回路構成を備えており、そのリードフレーム４７の形状とチップの配置は、上方から見て図１とほぼ同様となっている。リードフレーム４７のうちアイランド３８には、アイランド３８とほぼ同一形状であって銅などの熱伝導率の高い放熱部材４８（板部材に相当）が、その端部に潰し加工、かしめ加工等を施すことにより一体化されている。

【００２９】

樹脂封止されたパッケージ４４の下面（裏面）には、放熱部材４８の下面（反リードフレーム面）が、当該パッケージ４４の下面と面一となるように露出して

いる。パッケージ４４には放熱板４１が取り付けられるようになっている。

【００３０】

本実施形態によっても、ＭＯＳＦＥＴ３１とダイオード３２がマウントされたアイランド３８が、熱伝導性が良く且つパッケージ４４の下面に露出する放熱部材４８と一体化されているので、放熱効率を高められる。また、放熱板４１を取り付ければ、アイランド３８の放熱効率をより高められるので、車載電子機器など周囲温度の高い環境の下でも動作可能となる。

【００３１】

（その他の実施形態）

なお、本発明は上記し且つ図面に示す各実施形態に限定されるものではなく、例えば以下のように変形または拡張が可能である。

ＭＯＳＦＥＴ３１に替えて、ＰＮＰ形バイポーラトランジスタ、Ｐチャネル型ＩＧＢＴなどを用いても良い。

放熱板４１は必要に応じて取り付ければよい。

【図面の簡単な説明】

【図１】

本発明の第１の実施形態を示すチップマウント後のリードフレームの上面図

【図２】

図１に示す矢印Ａ方向から見た側面図

【図３】

樹脂封止された後の下面図

【図４】

ＩＣに放熱板を取り付けた状態の側面図

【図５】

ＩＣの電気的構成を示す図

【図６】

本発明の第２の実施形態を示すＩＣの縦断面図

【図７】

本発明の第３の実施形態を示す図６相当図

【図８】

従来技術を示す図１相当図

【図９】

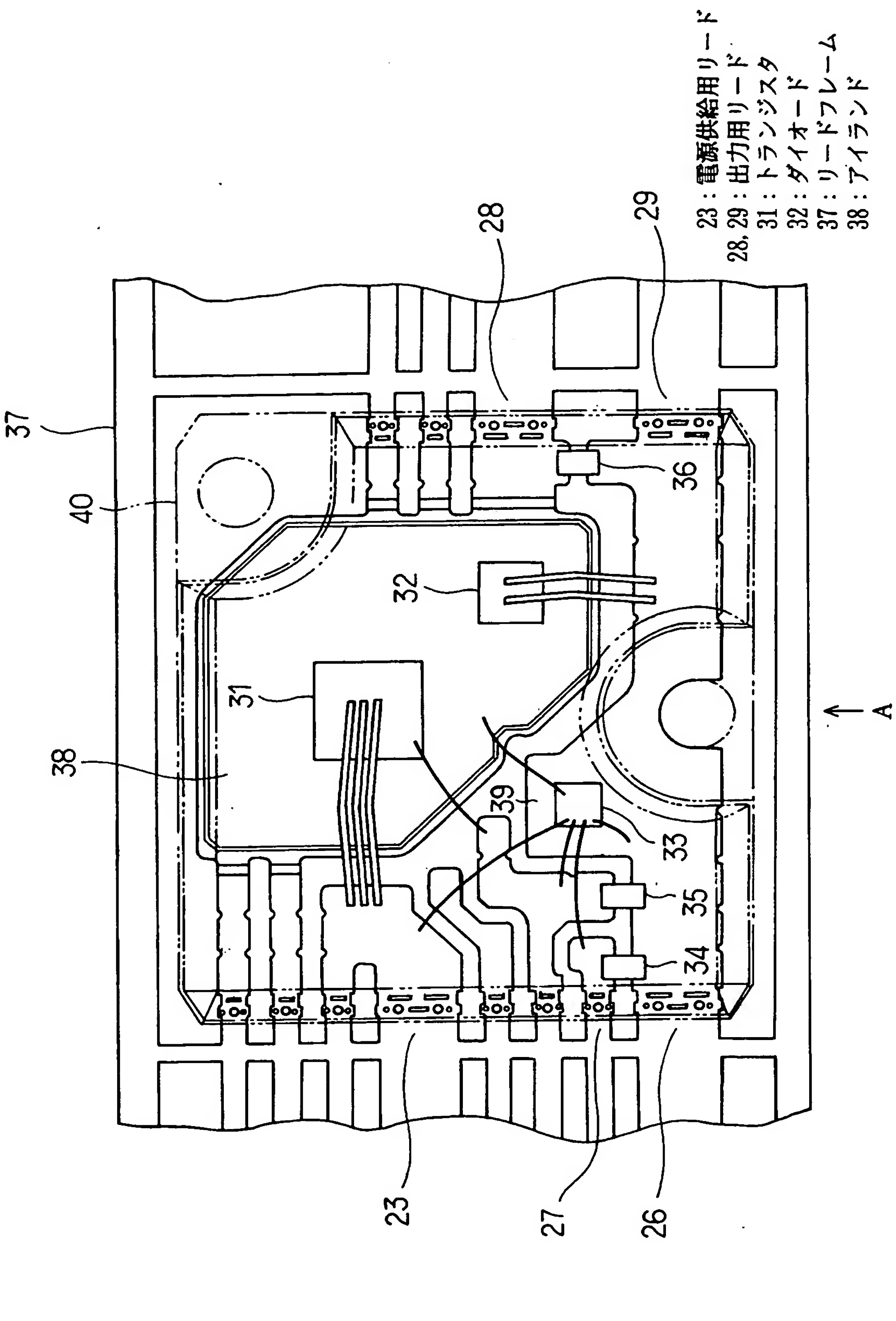
図５相当図

【符号の説明】

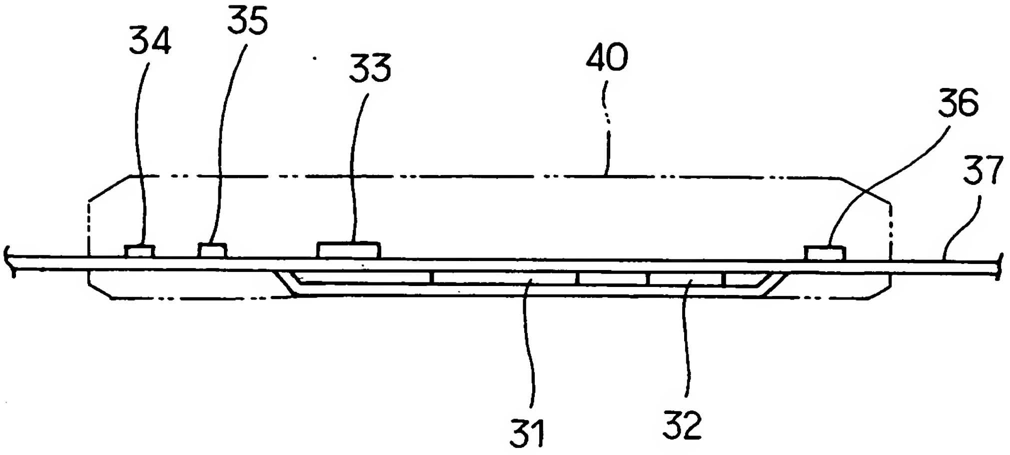
２１、４２、４６はＩＣ（半導体集積回路装置）、２３はリード（電源供給用リード）、２８、２９はリード（出力用リード）、３１はMOSFET（トランジスタ）、３２はダイオード、３７、４３、４７はリードフレーム、３８はアイランド、４０、４４はパッケージ、４１は放熱板、４８は放熱部材（板部材）である。

【書類名】　図面

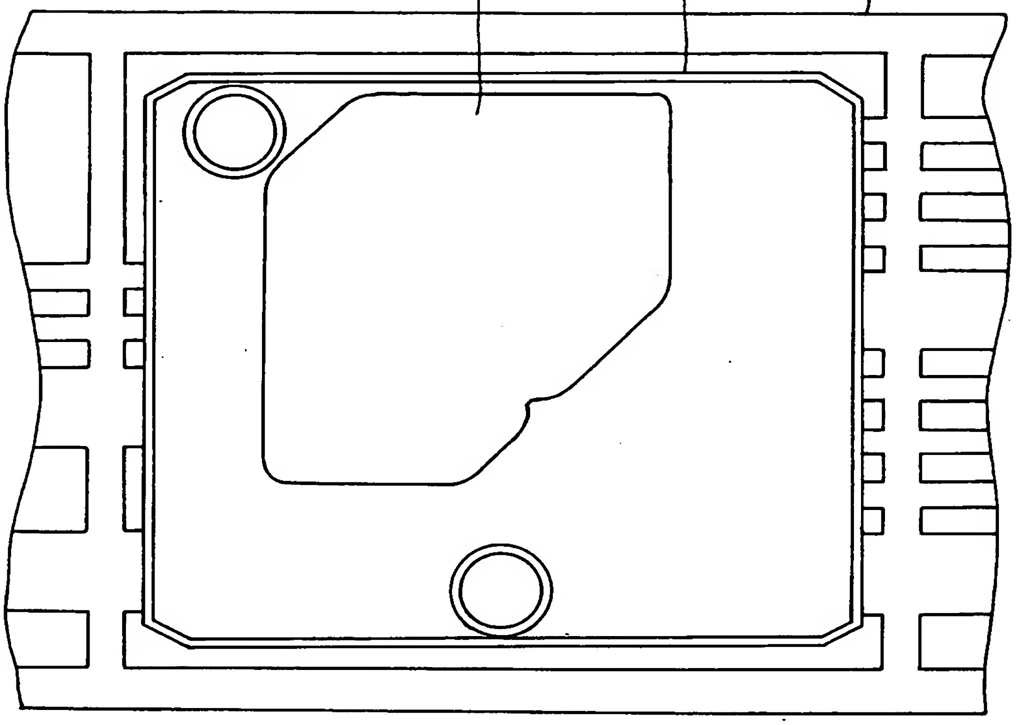
【図１】


23：電源供給用リード
28, 29：出力用リード
31：トランジスタ
32：ダイオード
37：リードフレーム
38：アイランド
28
29
37
40
36
32
31
38
39
33
35
34
A
23
27
26

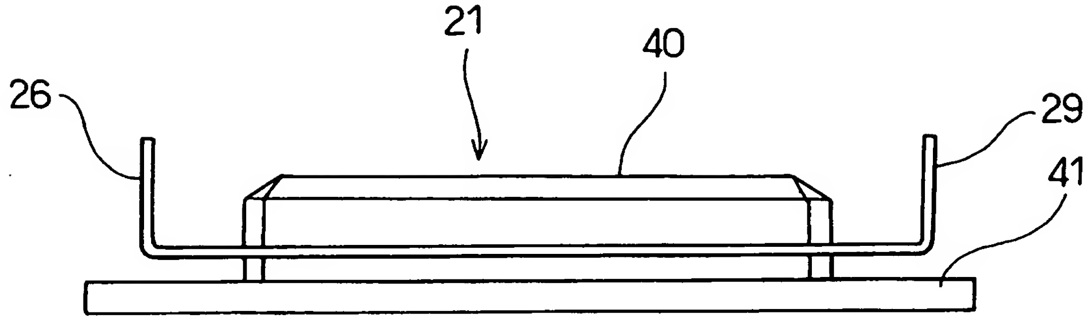
【図２】



【図３】

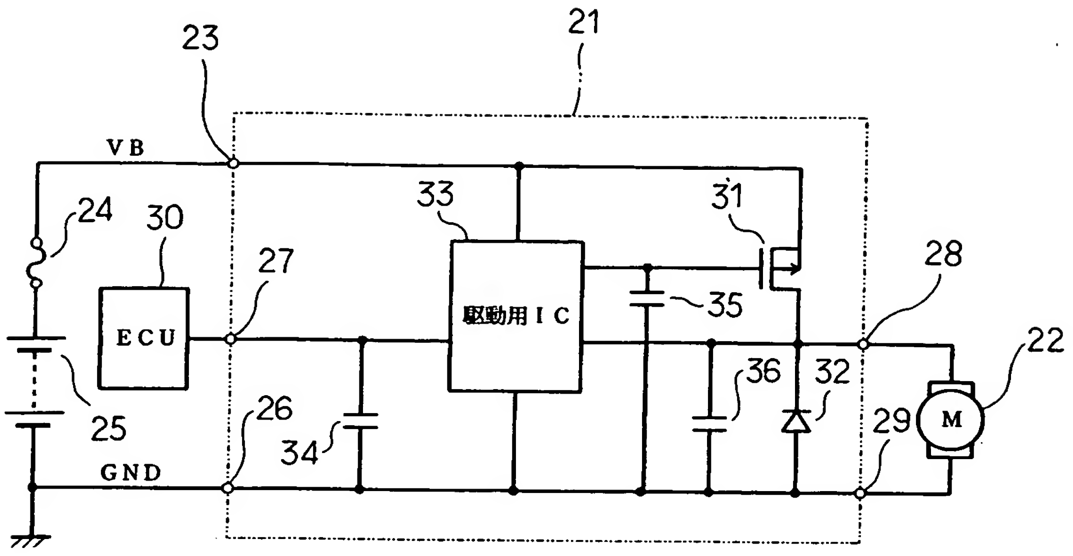


【図４】



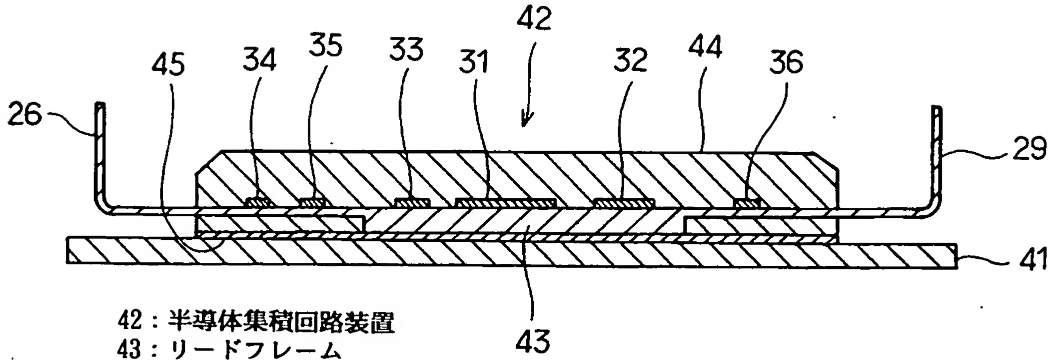
41：放熱板

【図５】



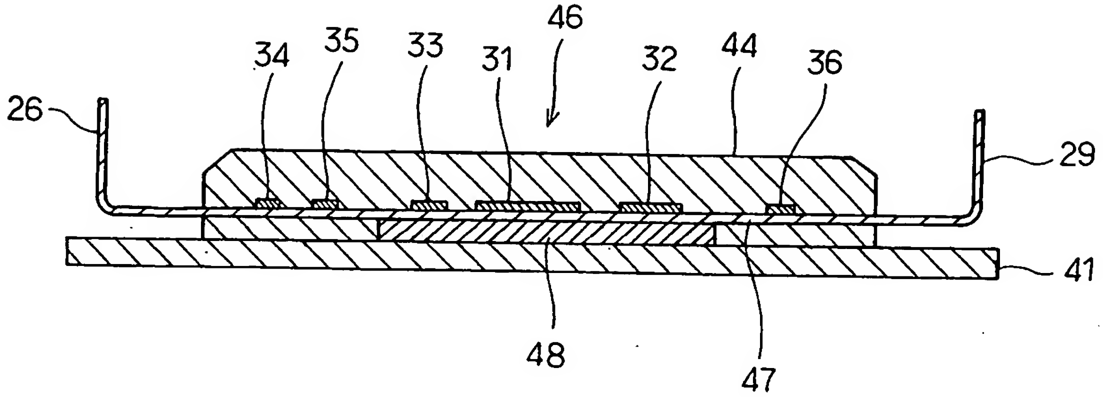
21：半導体集積回路装置

【図６】



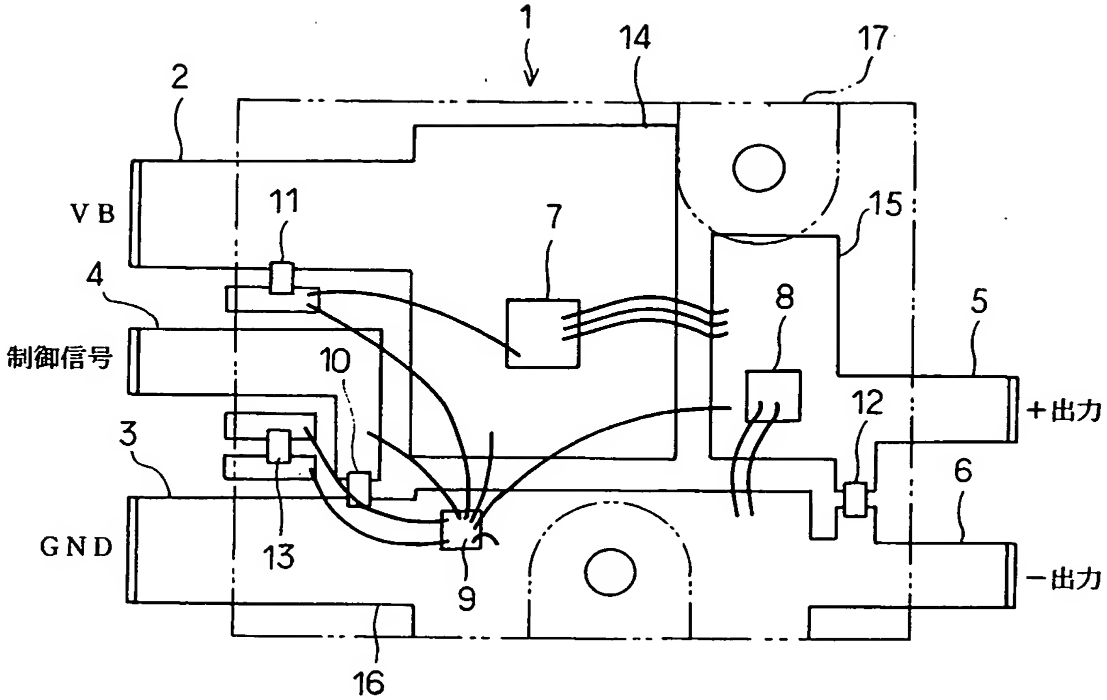
42：半導体集積回路装置
43：リードフレーム
44：パッケージ

【図７】

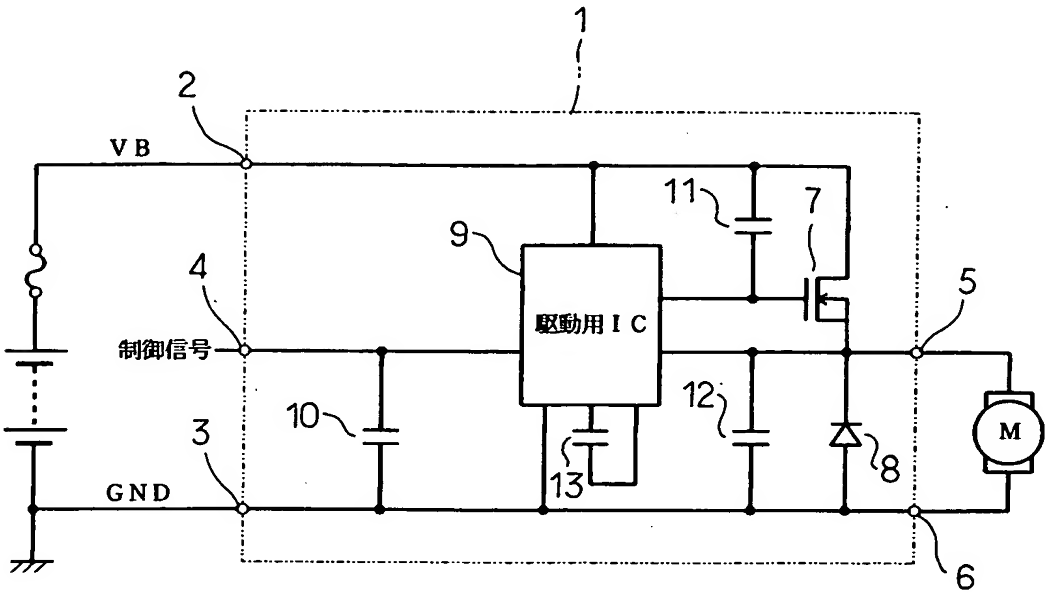


46：半導体集積回路装置
47：リードフレーム
48：板部材

【図８】



【図９】



【書類名】　要約書

【要約】

【課題】　小型化および冷却性能の向上を図る。

【解決手段】　ソースが高電位側の電源用のリード２３に接続されドレインが外部負荷に対する高電位側の出力用のリード２８に接続されたＰチャネル型ＭＯＳＦＥＴ３１と、カソードがリード２８に接続されアノードが外部負荷に対する低電位側の出力用のリード２９に接続されたダイオード３２の各チップをディプレス加工したアイランド３８にマウントし、そのアイランド３８の反チップマウント面をパッケージの下面に露出させる。

【選択図】　図１

特願２００２－３０６０１８

出　願　人　履　歴　情　報

識別番号　　　　　　　［０００００４２６０］

１．変更年月日　　　１９９６年１０月　８日
　［変更理由］　　　名称変更
　　住　所　　　　　愛知県刈谷市昭和町１丁目１番地
　　氏　名　　　　　株式会社デンソー